



⑮ **BUNDESREPUBLIK
DEUTSCHLAND**



**DEUTSCHES
PATENT- UND
MARKENAMT**

⑫ **Patentschrift**
⑩ **DE 196 39 701 C 2**

⑤① Int. Cl.⁶:
G 11 C 5/14

⑳ Aktenzeichen: 196 39 701.4-53
㉑ Anmeldetag: 26. 9. 96
㉒ Offenlegungstag: 2. 4. 98
㉓ Veröffentlichungstag
der Patenterteilung: 3. 12. 98

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

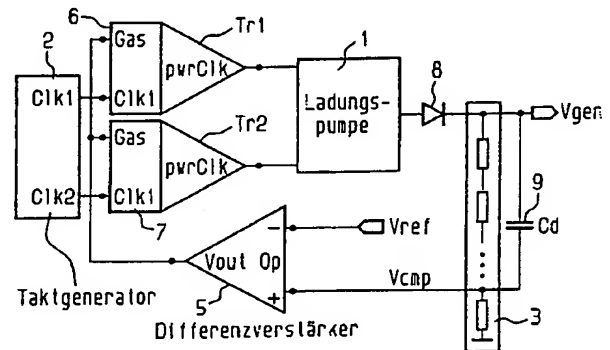
⑦② Patentinhaber:
Siemens AG, 80333 München, DE

⑦② Erfinder:
Bloch, Martin, 82194 Gröbenzell, DE

⑤⑥ Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:
JP 4-129264 A. In: Patents Abstracts of Japan,
E-1251, Vol. 16, No. 392, 20.8.92;

⑤④ **Regelschaltung für Ladungspumpen**

- ⑤⑦ Schaltungsanordnung zum Regeln der Ausgangsspannung einer taktgesteuerten Ladungspumpe (1) mit zwei Eingängen mit
- einem Taktgenerator (2) zum Erzeugen eines ersten und eines zweiten Taktsignals,
 - einem Spannungsteiler (3), der einen der Ausgangsspannung der Ladungspumpe (1) proportionalen Teil der Ausgangsspannung erfaßt und
 - einem Differenzverstärker (5), der den erfaßten Teil der Ausgangsspannung der Ladungspumpe (1) mit einem Sollwert vergleicht, wobei
 - der erste Takteingang der Ladungspumpe (1) mit dem Ausgang einer ersten Treiberschaltung (6) und der zweite Takteingang der Ladungspumpe (1) mit dem Ausgang einer zweiten Treiberschaltung (7) verbunden ist,
 - die beiden Treiberschaltungen (6, 7) jeweils zwei Eingänge besitzen, von denen jeweils der erste Eingang mit dem Ausgang der Auswerteschaltung (5) verbunden ist und am zweiten Eingang der ersten Treiberschaltung (6) das erste Taktsignal und am zweiten Eingang der zweiten Treiberschaltung (7) das zweite Taktsignal anliegt,
 - wobei jede Treiberschaltung (6, 7) jeweils einen Inverter (M2, M3) und einen p-Kanal-FET (M1), der dem Inverter (M2, M3) betriebsspannungsseitig einen Ladestrom I_L zuführt, aufweist und
 - über die ersten Eingänge der beiden Treiberschaltungen (6, 7) der Ladestrom I_L für die Ladungspumpe (1) stetig steuerbar ist.



DE 196 39 701 C 2

DE 196 39 701 C 2

Beschreibung

Die Erfindung betrifft eine Schaltungsanordnung zum Regeln der Ausgangsspannung einer taktgesteuerten Ladungspumpe mit zwei Eingängen mit einem Taktgenerator zum Erzeugen eines ersten und eines zweiten Taktsignals, Mitteln, die einen der Ausgangsspannung der Ladungspumpe proportionalen Teil der Ausgangsspannung erfassen und einer Auswerteschaltung, die den erfaßten Teil der Ausgangsspannung mit einem Sollwert vergleicht.

Bei einer bekannten Schaltungsanordnung der genannten Art wird die Ausgangsspannung dadurch geregelt, daß die Taktsignale des Taktgenerators aussetzen, wenn die Ausgangsspannung eine Referenzspannung übersteigt und beim Abfallen der Ausgangsspannung unter die Referenzspannung die Taktsignale wieder einsetzen. Die Ladungspumpe wird also mit einem konstanten, aber intermittierenden Ladestrom betrieben. Nachteil dieser schaltenden Regelungen ist ihr sehr geringer Wirkungsgrad und die geringe erreichbare Regelgüte.

Aus der JP 4-129264A (in: Patents Abstracts of Japan E-1251 Vol. 16, Nr. 392, 20.08.92) ist eine Schaltung mit einer Ladungspumpe bekannt, bei der die Ladungspumpe über zwei von einem Oszillator mit Taktsignalen angesteuerte Puffer getaktet wird. Die Taktsignale sind dabei bis auf eine Phasenverschiebung gleich.

Der Erfindung liegt die Aufgabe zugrunde, eine neue Regelschaltung zu entwickeln, die bei einer verbesserten Regelgüte einen höheren Wirkungsgrad aufweist.

Erfindungsgemäß wird diese Aufgabe mit einer Schaltungsanordnung gemäß Anspruch 1 gelöst.

Weiterbildungen der Erfindung sind Gegenstand der Unteransprüche.

Die erfindungsgemäße Regelschaltung sieht für die Auswerteschaltung, die die Ist-Spannung der Ladungspumpe mit der Soll-Spannung vergleicht, einen Differenzverstärker vor. Differenzverstärker weisen einen großen linearen Bereich auf und können mit Operationsverstärkern kostengünstig zur Verfügung gestellt werden.

Durch die Diode am Ausgang der Ladungspumpe wird verhindert, daß Ladungen von Kapazitäten der Regelschaltung oder von einem von der Schaltungsanordnung betriebenen Verbraucher zur Ladungspumpe zurückfließen. Eine besonders kleine Anregelzeit der Regelschaltung läßt sich mit einer Kapazität zwischen dem Ausgang der Schaltungsanordnung und dem Eingang der Auswerteschaltung, an dem der Istwert der zu regelnden Spannung anliegt, erreichen.

Die Treiberschaltungen sind besonders einfach als Inverter in CMOS-Technik ausgeführt, deren Betriebsspannungsanschluß über einen vom Ausgang der Auswerteschaltung gesteuerten MOSFET an der Betriebsspannung anliegt. Zwischen Gate und Source des MOSFET wird vorteilhaft eine Kapazität geschaltet. Dadurch wird der Miller-Effekt reduziert.

Die Verwendung identischer Treiberschaltungen läßt die Herstellungskosten insbesondere bei Ladungspumpen, die mit mehr als zwei Taktsignalen gesteuert werden, sinken.

Die Ist-Spannung am Ausgang der Ladungspumpe wird besonders einfach mit einem Spannungsteiler abgegriffen. Die gesamte Schaltungsanordnung kann als monolithisch integrierte Schaltung ausgeführt werden. Die Einstellung des Teilverhältnisses des Spannungsteilers erfolgt dann besonders genau, wenn ausschließlich als Widerstände geschaltete FETs mit gleichen Widerstandswerten verwendet werden. Das gewünschte Teilverhältnis des Spannungsteilers wird dann durch Reihenschaltung dieser Widerstände erreicht.

Die Erfindung wird nachfolgend anhand der Zeichnung

näher erläutert. Es zeigen:

Fig. 1 ein Prinzipschalbild der erfindungsgemäßen Schaltungsanordnung,

Fig. 2 ein Ausführungsbeispiel der Treiberschaltung,

Fig. 3 ein Prinzipschalbild einer Regelschaltung nach dem Stand der Technik und

Fig. 4 ein Ausführungsbeispiel für eine taktgesteuerte Ladungspumpe und die dazugehörigen Takte.

Bei der Schaltungsanordnung nach Fig. 3 nach dem Stand der Technik wird die Ausgangsspannung der taktgesteuerten Ladungspumpe 1 dadurch geregelt, daß der Taktgenerator 2 ein- und ausgeschaltet wird. Der Komparator 4 vergleicht die Ausgangsspannung der Ladungspumpe mit einer Referenzspannung. Ist die Ausgangsspannung größer als die Referenzspannung, gibt der Komparator 4 das Signal zum Anhalten des Taktgenerators 2. Ist die Ausgangsspannung kleiner als die Referenzspannung, gibt der Komparator 4 das Signal zum Starten des Taktgenerators 2. Die Ladungspumpe 1 arbeitet nach dem Prinzip der kapazitiven Spannungsvervielfachung. Sie ist nicht Gegenstand der Erfindung. Als Beispiel für eine Ladungspumpe zeigt Fig. 4 eine Ladungspumpe, die von zwei Taktsignalen gesteuert wird, und die dazugehörigen Takte.

Fig. 1 zeigt die erfindungsgemäße Schaltungsanordnung. Der Taktgenerator 2 liefert die Taktsignale Clk1 und Clk2. Die Ladungspumpe 1 besitzt zwei Takteingänge. Ihr Ausgang ist mit dem Anodenanschluß einer Diode 8 verbunden. Der Kathodenanschluß der Diode 8 bildet den Ausgang Vgen der Schaltungsanordnung. Der Ausgang Vgen ist über eine Kapazität 9 mit dem nicht-invertierenden Eingang eines Differenzverstärkers, der hier als Auswerteschaltung 5 vorgesehen ist, verbunden. Am invertierenden Eingang des Differenzverstärkers 5 liegt die Referenzspannung Vref an. Der Kathodenanschluß der Diode 8 ist mit einem Spannungsteiler 3 verbunden, der einen der Ausgangsspannung der Ladungspumpe 1 proportionalen Teil der Ausgangsspannung erfaßt und auf den nicht-invertierenden Eingang des Differenzverstärkers 5 gibt. Der Spannungsteiler 3 ist hier aus einer Reihenschaltung mehrerer Widerstände geschalteter p-MOSFETs aufgebaut. Eine erheblich genauere Einstellung des Teilverhältnisses des Spannungsteilers, als es unmittelbar durch zwei dem Wert nach unterschiedliche MOSFET-Widerstände möglich ist, kann durch die Reihenschaltung mehrerer, in ihrem Widerstandswert gleicher MOSFET-Widerstände erreicht werden.

Der Ausgang des Differenzverstärkers 5 ist mit dem ersten Eingang einer ersten Treiberschaltung 6 und mit dem ersten Eingang einer zweiten Treiberschaltung 7 verbunden. Der zweite Eingang der Treiberschaltung 6 ist mit dem Taktsignal Clk1, ihr Ausgang mit dem Takteingang der Ladungspumpe 1 für dieses Taktsignal verbunden. Entsprechend ist der zweite Eingang der Treiberschaltung 7 mit dem Taktsignal Clk2, ihr Ausgang mit dem Takteingang der Ladungspumpe 1 für dieses Taktsignal verbunden.

Die Ausgangsspannung der Ladungspumpe 1 wird am Kathodenanschluß der Diode 8 über den Spannungsteiler 3 abgegriffen und dem nicht-invertierenden Eingang des Differenzverstärkers 5 zugeführt.

Die Kapazität 9 sorgt dafür, daß schnelle Spannungsänderungen am Pumpenausgang direkt am Differenzverstärker 5 erfaßt werden können. Das Differenzsignal aus der Referenzspannung und der Spannung am nicht-invertierenden Eingang wird an die Treiberschaltungen 6, 7 weitergeleitet. Die Treiberschaltungen 6, 7 sind identisch aufgebaut. Ein Ausführungsbeispiel einer solchen Treiberschaltung ist in Fig. 2 angegeben. Die Treiberschaltung besitzt zwei Eingänge und einen Ausgang. Sie wird über die Betriebsspannung VDD versorgt. Der erste Eingang der Treiberschaltung

wird von dem Gateanschluß eines ersten p-Kanal-FET, dessen Drainanschluß an der Betriebsspannung liegt, gebildet. Der Sourceanschluß des ersten p-Kanal-FET ist mit dem Drainanschluß eines zweiten p-Kanal-FET, der mit dem drainseitig auf Masse liegenden n-Kanal-FET einen Inverter bildet, verbunden. Die Gates des zweiten p-Kanal-FET und des n-Kanal-FET sind zusammengeschaltet. Sie bilden den zweiten Eingang der Treiberschaltung. Die zusammengeschalteten Sourceanschlüsse des zweiten p-Kanal-FET und des n-Kanal-FET bilden den Ausgang der Treiberschaltung. Zwischen dem Gate- und den Sourceanschluß des ersten p-Kanal-FET ist eine Kapazität geschaltet, die den Miller-Effekt reduziert. Die Höhe des Differenzsignals des Differenzverstärkers 5 bestimmt die Höhe des Ladestroms der am Drainanschluß des zweiten p-Kanal-FET anliegt. Die Höhe des Ladestroms I_L wiederum bestimmt den Ausgangsstrom der Treiberschaltung, der der Ladungspumpe 1 zugeführt wird. Bei großen Abweichungen der Ausgangsspannung der Ladungspumpe 1 kann somit ein großer Ladestrom der Ladungspumpe zur Verfügung gestellt werden, bei kleiner Abweichung ist der Ladestrom entsprechend kleiner, so daß eine Regelung der Ausgangsspannung der Ladungspumpe 1 erreicht wird.

Die Diode 8 verhindert, daß Ladungen von Kapazitäten der Regelschaltung oder angeschlossener Verbraucher zur Ladungspumpe zurückfließen. Die Schaltungsanordnung kann als monolithisch integrierte Schaltung ausgeführt werden. Das Ausführungsbeispiel nach Fig. 1 beschreibt eine Regelschaltung, die mit einer taktgesteuerten Ladungspumpe mit zwei Takten arbeitet. Die erfindungsgemäße Schaltungsanordnung kann aber ohne weiteres auf Ladungspumpen, die mit mehr als zwei Takten betrieben werden, übertragen werden. Dazu muß die Schaltungsanordnung lediglich um eine Treiberschaltung je zusätzlichem Takt erweitert werden.

Patentansprüche

1. Schaltungsanordnung zum Regeln der Ausgangsspannung einer taktgesteuerten Ladungspumpe (1) mit zwei Eingängen mit
 - einem Taktgenerator (2) zum Erzeugen eines ersten und eines zweiten Taktsignals,
 - einem Spannungsteiler (3), der einen der Ausgangsspannung der Ladungspumpe (1) proportionalen Teil der Ausgangsspannung erfaßt und
 - einem Differenzverstärker (5), der den erfaßten Teil der Ausgangsspannung der Ladungspumpe (1) mit einem Sollwert vergleicht, wobei
 - der erste Takteingang der Ladungspumpe (1) mit dem Ausgang einer ersten Treiberschaltung (6) und der zweite Takteingang der Ladungspumpe (1) mit dem Ausgang einer zweiten Treiberschaltung (7) verbunden ist,
 - die beiden Treiberschaltungen (6, 7) jeweils zwei Eingänge besitzen, von denen jeweils der erste Eingang mit dem Ausgang der Auswerteschaltung (5) verbunden ist und am zweiten Eingang der ersten Treiberschaltung (6) das erste Taktsignal und am zweiten Eingang der zweiten Treiberschaltung (7) das zweite Taktsignal anliegt,
 - wobei jede Treiberschaltung (6, 7) jeweils einen Inverter (M2, M3) und einen p-Kanal-FET (M1), der dem Inverter (M2, M3) betriebsspannungsseitig einen Ladestrom I_L zuführt, aufweist und
 - über die ersten Eingänge der beiden Treiberschaltungen (6, 7) der Ladestrom I_L für die La-

dungspumpe (1) stetig steuerbar ist.

2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, daß zwischen dem Ausgang der Schaltungsanordnung (Vgen) und dem Eingang der Auswerteschaltung (5), an dem der erfaßte Teil der Ausgangsspannung der Ladungspumpe (1) anliegt, eine Kapazität (9) geschaltet ist.
3. Schaltungsanordnung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß der Ausgang der Ladungspumpe (1) indirekt über eine Diode (8) mit dem Ausgang der Schaltungsanordnung (Vgen) verbunden ist.
4. Schaltungsanordnung nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß der erste Eingang der Treiberschaltung (6) von dem Gateanschluß eines ersten p-Kanal-FET (M1), dessen Drainanschluß an der Betriebsspannung liegt, gebildet wird und daß der Sourceanschluß des ersten p-Kanal-FET (M1) mit dem Drainanschluß eines zweiten p-Kanal-FET (M2), der mit einem drainseitig auf Masse liegenden n-Kanal-FET (M3) den Inverter bildet, verbunden ist und daß die zusammengeschalteten Gates des zweiten p-Kanal-FET (M2) und des n-Kanal-FET (M3) den zweiten Eingang der Treiberschaltung (6) und die zusammengeschalteten Sourceanschlüsse des zweiten p-Kanal-FET (M2) und des n-Kanal-FET (M3) den Ausgang der Treiberschaltung (6) bilden.
5. Schaltungsanordnung nach Anspruch 4, dadurch gekennzeichnet, daß zwischen dem Gateanschluß und dem Sourceanschluß des ersten p-Kanal-FET (M1) eine Kapazität geschaltet ist.
6. Schaltungsanordnung nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß die Treiberschaltungen (6, 7) identisch sind.
7. Schaltungsanordnung nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, daß die gesamte Schaltungsanordnung als monolithisch integrierte Schaltung ausgeführt ist.
8. Schaltungsanordnung nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß der Spannungsteiler aus als Widerständen geschalteten FETs mit gleichen Widerstandswerten besteht und daß das Teilverhältnis des Spannungsteilers durch Reihenschaltung mehrerer solcher Widerstände gegeben ist.

Hierzu 2 Seite(n) Zeichnungen

- Leerseite -

